

ŞEBEKE DESTEKLİ HARMONİK GERİLİM KAYNAĞININ TASARIMI VE UYGULAMASI

Metin KESLER* ve **Engin ÖZDEMİR****

*Bilgisayar Mühendisliği Bölümü, Mühendislik Fakültesi, Bilecik Üniversitesi, Gülümbe 11200, Bilecik

**Elektrik Eğitimi Bölümü, Teknik Eğitim Fakültesi, Kocaeli Üniversitesi, Umuttepe 41380, Kocaeli

metin.kesler@bilecik.edu.tr, ozdemir@kocaeli.edu.tr

(Geliş/Received: 30.12.2009; Kabul/Accepted: 18.10.2010)

ÖZET

Bu çalışmada, genel amaçlı güç kalitesi deneysel çalışmalarında ve aktif güç filtre deneysel laboratuvar ortamında kullanmak üzere, gerilim kaynaklı harmonik ve güç kalitesi problemleri oluşturmak amacıyla şebeke destekli Harmonik Gerilim Kaynağı (HGK) tasarımı açıklanmakta ve yeni bir denetim yöntemi ile uygulama sonuçları verilmektedir. Önerilen sistem, alçak gerilim seviyesinde 5kW'lık bir prototip ile test edilerek gerçek zamanlı uygulama ve fizibilite çalışmaları sunulmaktadır. Farklı tipte gerilim kaynaklı güç kalitesi problemlerinde kullanılacak (harmonikler, dengesizlik, çökme-yükselme, vb.) karmaşık matematiksel hesaplamalar gerektirmeyen oldukça basit bir denetim yöntemi önerilmektedir.

Anahtar Kelimeler: Harmonik gerilim kaynağı, harmonikler, aktif güç filtresi, güç kalitesi.

DESIGN AND IMPLEMENTATION OF GRID BASED HARMONIC VOLTAGE SOURCE

ABSTRACT

This paper presents design and implementation of a new type of grid-based harmonic voltage source (HVS) that can be used in general power quality experimental studies and experimental active power filter applications in order to create voltage source harmonics and power quality problems. Their experimental results and feasibility of the proposed system were explained in detail. The proposed system has been tested in real time low voltage level in a 5 kW laboratory prototype. The proposed method has very easy mathematical calculations in order to create different types of voltage source based power quality problems (harmonics, unbalances, and voltage sag and swell etc.).

Keywords: Harmonic voltage source, harmonics, active power filter, power quality.

1. GİRİŞ (INTRODUCTION)

Modern güç dağıtım sistemlerinin bileşenleri olan güç elektroniği temelli donanımlar hızlı bir şekilde artmaktadır. Bu cihazlar güç işletmelerinde esnek kontrol, düşük maliyet ve boyutlarının küçük olması gibi çok yönlü avantajlar sunmaktadır. Diğer yandan, bu cihazların işletilmesiyle, harmoniklerin oluşmasına ve reaktif güç bileşenleri gibi güç kalitesi problemlerinin üretilmesine sebep olmaktadır. Güç kalitesi hassas yükler için önem arz etmektedir. Çünkü hassas yükler, gerilim dalgalanmaları ve harmoniklerden olumsuz etkilenmekte, hatalı çalışmakta veya arızalanmaktadır. Güç elektroniğinde kullanılan yarı iletkenlerin birçoğu güç kalitesi problemlerine sebep olmakta ve harmonik kaynak

olarak çalışmaktadır. Örneğin anahtarlama güç kaynakları, ayarlı sürücüler ve doğrultucular birer harmonik kaynak olarak çalışmaktadır [1-4,17].

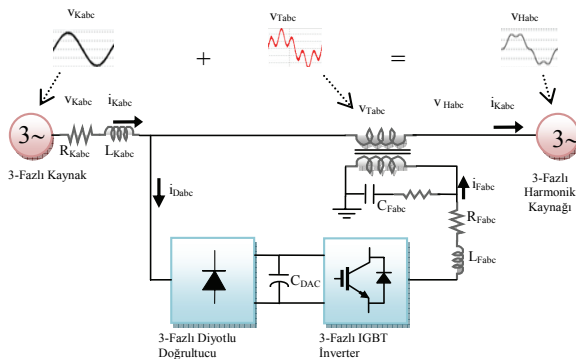
Elektrik şebekesinde meydana gelen güç kalitesi problemleri her geçen gün daha da artmakta ve önemli kayıplara neden olmaktadır. Günümüzde enerji verimliliğinin korunması ve güç kalitesinin artırılması önemli bir sorun oluşturmaktadır. Şebekeden beslenen hassas yükler, gerilim kaynaklı güç kalitesi problemlerine (harmonikler, gerilim çökmesi ve yükselmesi, dengesizlik ve kısa süreli kesintiler vb.) karşı duyarlıdır. Bu nedenle güç kalitesi sorunları ve çözüm yolları araştırılmaktadır.

Son zamanlarda ülkemizde ve dünyada elektrik enerji kalitesini ve verimliliğini artırmak için bilim adamları tarafından çok sayıda çalışma yapılmaktadır. Güç kalitesinin iyileştirilmesini yönelik laboratuvar ortamında yapılan çalışmalarda, araştırmacıların önemli sorunlarından birisi de kaynak gerilimindeki harmonik seviyelerinin çok düşük olması ve bazı güç kalitesi sorunlarının deneysel olarak iyi analiz edilememesidir. Bu nedenle çoğu çalışmada harmonik gerilim kaynağına ihtiyaç duyulmaktadır.

Ürün geliştirmeye yönelik Ar-Ge çalışmalarında ve laboratuvar ortamında yapılan gerilim kaynaklı güç kalitesi testlerinde ve aktif güç filtrelerle ilgili çalışmalarda, Harmonik Gerilim Kaynağı (HGK) kullanılarak gerilim kaynaklı güç kalitesi problemlerinin incelenmesi gerekmektedir. Bu çalışmada, farklı gerilim kaynaklı güç kalitesi problemlerinin üretilmesi amacıyla kullanılacak basit, ekonomik ve yüksek performanslı bir harmonik gerilim kaynağı üreticinin tasarımı ve deneysel uygulama sonuçları verilmektedir.

2. HARMONİK GERİLİM KAYNAĞI TASARIMI (DESIGN OF HARMONIC VOLTAGE SOURCE)

Günümüzdeki deneysel çalışmalarda kullanılan harmonik üreten gerilim kaynakları ve benzer güç kalitesi problemi üreticileri düşük güçte üretilmekle birlikte yüksek maliyetli ticari ürünlerdir [5]. Bu çalışmada, deneysel laboratuvar ortamında, kaynak gerilim harmoniğinin düşük olması nedeniyle, kaynak geriliminde daha yüksek gerilim kaynaklı harmonik ve güç kalitesi problemleri oluşturmak amacıyla şebekeye seri bağlı Harmonik Gerilim Kaynağı (HGK) tasarımı açıklanmaktadır. Böylece kaynak gerilimi HGK ile değişik harmonik seviyelerinde bozulmakta ve gerilim kaynaklı harmonik ve güç kalitesi problemlerinin aktif filtre sistemleri ile düzeltilme çalışmalarına imkân sağlanmaktadır. Şekil 1'de şebeke destekli HGK genel bağlantı blok şeması verilmektedir.



Şekil 1. Şebeke destekli HGK genel blok şeması (The grid based HVS general block diagram)

3. HGK DENETİM STRATEJİSİ (HVS CONTROL STRATEGY)

3-fazlı 4-telli güç sistemlerinde yük gerilimleri genelde temel pozitif sıralı bileşenlerden oluşmaktadır. Fakat dengesiz ve doğrusal olmayan yük durumlarında temel pozitif sıralı bileşenle birlikte negatif ve sıfır sıralı bileşenlerde bulunmaktadır. HGK sisteminde gerilim harmonikleri oluşturmak için, kaynak gerilimlerinin temel pozitif sıralı bileşenlerinin ayırt edilmesi gerekmektedir. Bu nedenle kaynak gerilimlerin temel pozitif sıralı bileşenlerini tespit etmek için faz kilitlemeli çevrim (PLL) devresi kullanılmaktadır [5-7,17].

Senkron Referans Yapı (SRY) tabanlı denetim yöntemi 1991 yılında S. Bhattacharya [9] tarafından önerilmiştir. Literatürde SRY tabanlı birçok çalışma yapılmıştır [9-16]. a-b-c koordinatlarından d-q-0 senkron referans koordinatlarına dönüşüm yapabilmek için sistem gerilim senkron bilgisine ihtiyaç duyulmaktadır. Sistem gerilimiyle senkron olabilmek için PLL yapıları kullanılmaktadır. PLL girişine kaynak gerilimleri uygulanarak üretilen ωt , sistemin ωt ile senkronize olduğunda d-q-0 senkron referans yapı, sistem gerilimiyle senkron dönmektedir. d-q-0 yapıda gerilim vektörünün açılal konumu aynı zamanda senkron referans yapının da açılal konumunu göstermektedir [14-16,17].

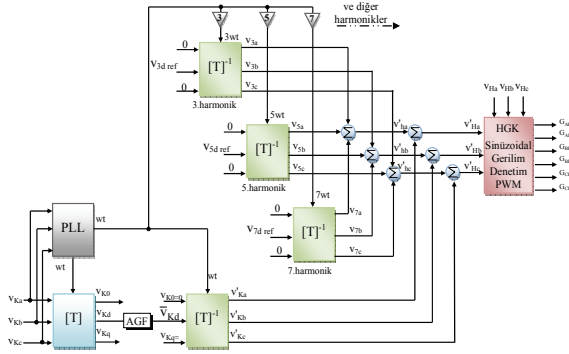
3-fazlı 4-telli sistemlerde, d-q-0 koordinatlarına dönüşümü yapılan akımın "d" eksenini üzerinde bulunan v_d pozitif sıralı gerilime karşılık gelmektedir. "q" eksenini üzerinde bulunan v_q bileşeni, v_d bileşenine göre dik olduğu için negatif sıralı gerilime karşılık gelmektedir. v_d ve v_q bileşenlerine dik olan "0" eksenini üzerinde bulunan v_0 bileşeni ise gerilimin sıfır sıralı bileşenine karşılık gelmektedir [9,10,16,17].

3.1. SRY Tabanlı HGK Denetim Algoritması (SRF Based HVS Control Algorithm)

Bu çalışmada, SRY tabanlı HGK sisteminin denetimi önerilmektedir. Önerilen SRY tabanlı HGK'nın denetim algoritması, kaynak gerilimleri (v_{Kabc}) ve yük gerilimleri (v_{Yabc}) olmak üzere toplam ik ayrı noktadan ölçüm alınarak gerçekleştirilmektedir. SRY tabanlı HGK denetim algoritması hem ölçüm sayısının az olması hem de denetim algoritmasının basit ve kolay uygulanabilir olması nedeniyle avantajlı görünmektedir. Şekil 2'de önerilen SRY tabanlı HGK denetim algoritması blok şeması görülmektedir. Denetim algoritması blok şemasında görüldüğü gibi üretilmek istenilen 3. 5. ve 7. harmonikler sisteme dâhil edilebilmektedir. Ayrıca isteğe bağlı olarak harmoniklerin bireysel olarak veya birlikte üretilme imkânı da sağlanmaktadır [17].

Önerilen SRY tabanlı HGK denetim algoritması kaynak gerilimi ile eşzamanlı çalışmakta ve kaynak geriliminde harmonik, gerilim dengesizlikleri, gerilim çökme ve yükselme gibi güç kalitesi problemlerini de üretebilmektedir. Önerilen SRY tabanlı HGK denetim

algoritmasında, ilk önce kaynak geriliminde mevcut harmonikler düzeltilmekte ve sadece istenilen harmonikler üretilmektedir.



Şekil 2. Önerilen SRY tabanlı HGK denetim algoritması blok şeması (The proposed SRF based HVS control block diagram)

a-b-c koordinatlarında kaynak gerilimleri d-q-0 koordinatlarına Denklem (1)'de verilen $[T]$ çevrim matrisi ve PLL devresi ile üretilen ωt kullanarak denklem (3)'de verildiği gibi çevrilmektedir. 3-fazlı harmonikli kaynak gerilimleri, d-q-0 koordinatlarına dönüşümü yapılan ve "d" ve "q" eksenlerinde bulunan anlık kaynak gerilimleri v_{Kd} ve v_{Kq} hem AA (\tilde{v}_{Kd} ve \tilde{v}_{Kq}) hem de DA (\bar{v}_{Kd} ve \bar{v}_{Kq}) bileşenleri içermektedir. v_{Kd} ve v_{Kq} 'nin AA bileşenleri kaynak gerilimin harmonik ve negatif sıralı bileşeninden meydana gelmektedir. DA bileşenleri ise gerilimin pozitif sıralı bileşeninden oluşmaktadır. Kaynak gerilimine ait sıfır sıralı v_{K0} gerilimi ise kaynağın dengesiz olması durumunda oluşmaktadır.

$$[T] = \frac{1}{\sqrt{3}} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ \sin(\omega t) & \sin(\omega t - 2\pi/3) & \sin(\omega t + 2\pi/3) \\ \cos(\omega t) & \cos(\omega t - 2\pi/3) & \cos(\omega t + 2\pi/3) \end{bmatrix} \quad (1)$$

$$[T^{-1}] = \frac{1}{\sqrt{3}} \begin{bmatrix} 1/\sqrt{2} & \sin(\omega t) & \cos(\omega t) \\ 1/\sqrt{2} & \sin(\omega t - 2\pi/3) & \cos(\omega t - 2\pi/3) \\ 1/\sqrt{2} & \sin(\omega t + 2\pi/3) & \cos(\omega t + 2\pi/3) \end{bmatrix} \quad (2)$$

$$\begin{bmatrix} v_{K0} \\ v_{Kd} \\ v_{Kq} \end{bmatrix} = [T] \begin{bmatrix} v_{Ka} \\ v_{Kb} \\ v_{Kc} \end{bmatrix} \quad (3)$$

Kaynak geriliminde mevcut olan harmoniklerin düzeltilmesi için algoritmada d-q-0 koordinatlarına dönüşümü yapılan kaynak geriliminin \bar{v}_{Kd} bileşeni kullanılmaktadır."d" ekseninde v_{Kd} gerilimi alçak geçiren filtre yöntemi uygulanarak DA bileşeni

\bar{v}_{Kd} elde edilmektedir. Denklem (2)'de verilen ters çevrim matrisi $[T^{-1}]$ girişine, kaynak geriliminin \bar{v}_{Kd} bileşeni ve PLL ile üretilen ωt kullanarak Denklem (4)'de verildiği gibi kaynak gerilimlerinin temel pozitif sıralı bileşeni olan ve kaynak gerilim harmoniklerini filtreleme işlemlerinde kullanılmak üzere referans gerilimler (v'_{Ka} , v'_{Kb} ve v'_{Kc}) üretilmektedir [17].

$$\begin{bmatrix} v'_{Ka} \\ v'_{Kb} \\ v'_{Kc} \end{bmatrix} = [T^{-1}] \begin{bmatrix} 0 \\ \bar{v}_{Kd} \\ 0 \end{bmatrix} \quad (4)$$

Kaynak gerilimine eklenmek istenen 3. harmonik referans gerilimleri, denklem (3)'de verilen ters çevrim matrisi $[T^{-1}]$ girişine, üretilmek istenen 3. harmoniğin genliği referans olan $v_{3d\text{ref}}$ bileşeni ve PLL ile üretilen ωt 'nin 3 katı alınarak denklem (5)'de verildiği gibi hesaplanmaktadır.

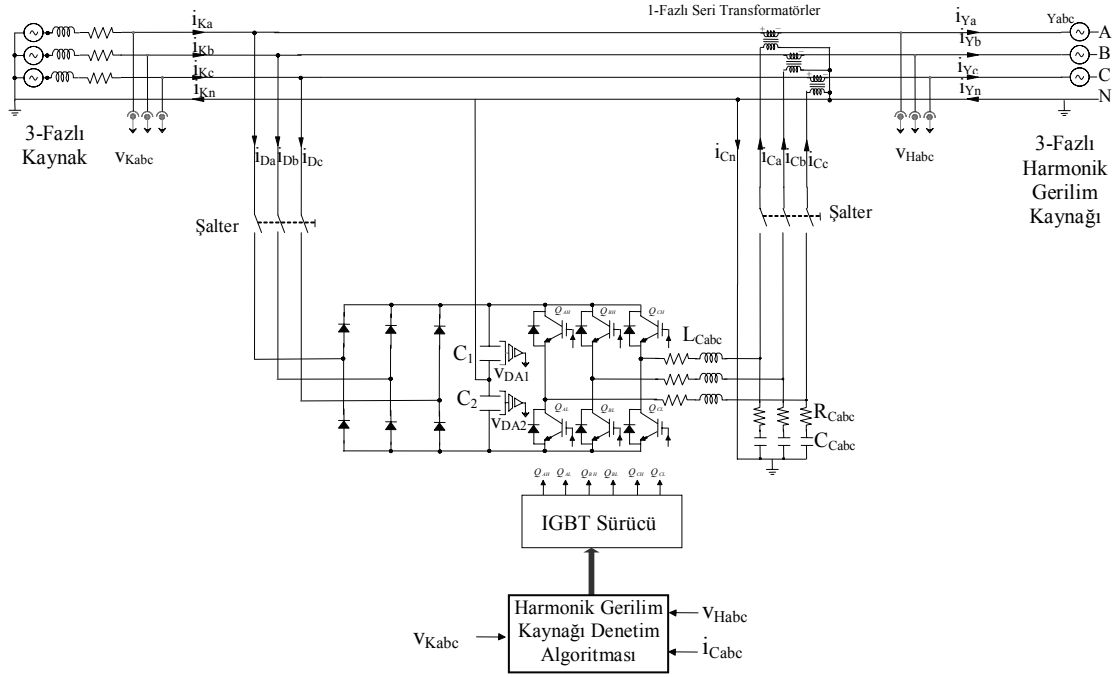
$$\begin{bmatrix} v_{3a} \\ v_{3b} \\ v_{3c} \end{bmatrix} = [T^{-1}] \begin{bmatrix} 0 \\ v_{3d\text{ref}} \\ 0 \end{bmatrix} \quad (5)$$

Kaynak gerilimine eklenmek istenen 5. ve 7. harmonik referans gerilimler, ters çevrim matrisi $[T^{-1}]$ girişine, üretilmek istenen 3. ve 5. harmonik genliklerin referansları olan $v_{5d\text{ref}}$ ve $v_{7d\text{ref}}$ bileşenleri ve PLL ile üretilen ωt 'nin 5 ve 7 katı alınarak Denklem 6 ve Denklem 7'de verildiği gibi hesaplanmaktadır. Aynı şekilde kaynak gerilimine eklenmek istenilen diğer harmonikler (9., 11, 13., vs..) yukarıda anlatılan yöntemle ilave edilebilmektedir.

$$\begin{bmatrix} v_{3a} \\ v_{3b} \\ v_{3c} \end{bmatrix} = [T^{-1}] \begin{bmatrix} 0 \\ v_{3d\text{ref}} \\ 0 \end{bmatrix} \quad (6)$$

$$\begin{bmatrix} v_{7a} \\ v_{7b} \\ v_{7c} \end{bmatrix} = [T^{-1}] \begin{bmatrix} 0 \\ v_{7d\text{ref}} \\ 0 \end{bmatrix} \quad (7)$$

Harmoniklerin toplamı Denklem 8'de verildiği gibi hesaplanmaktadır.



Şekil 3. Şebeke destekli HGK denetim blok şeması (The grid based HVS control block diagram)

$$\begin{bmatrix} v'_{ha} \\ v'_{hb} \\ v'_{hc} \end{bmatrix} = \begin{bmatrix} v_{3a} \\ v_{3b} \\ v_{3c} \end{bmatrix} + \begin{bmatrix} v_{5a} \\ v_{5b} \\ v_{5c} \end{bmatrix} + \begin{bmatrix} v_{7a} \\ v_{7b} \\ v_{7c} \end{bmatrix} \quad (8)$$

Kaynak geriliminde mevcut olan harmonikleri düzeltip ve sadece istenilen harmonikleri üreten referans filtre gerilimleri denklem 9'da verildiği gibi hesaplanmaktadır.

$$\begin{bmatrix} v'_{Ha} \\ v'_{Hb} \\ v'_{Hc} \end{bmatrix} = \begin{bmatrix} v'_{Ka} \\ v'_{Kb} \\ v'_{Kc} \end{bmatrix} + \begin{bmatrix} v'_{ha} \\ v'_{hb} \\ v'_{hc} \end{bmatrix} \quad (9)$$

Böylece kaynak gerilimine istenilen harmonikleri enjekte edecek referans gerilimler (v'_{Ha} , v'_{Hb} ve v'_{Hc}) elde edilmektedir. HGK denetim algoritması tarafından üretilen referans harmonik gerilimleri v'_{Ha} , v'_{Hb} ve v'_{Hc} ile HGK çıkış hat gerilimleri v_{Ha} , v_{Hb} ve v_{Hc} sinüzoidal PWM (SPWM) denetleyici tekniği kullanarak anahtarlama sinyalleri üretilmektedir [17].

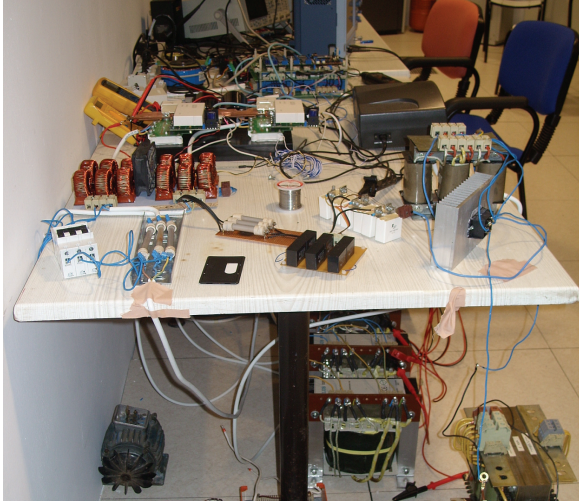
4. SONUÇLAR VE TARTIŞMA (RESULTS AND DISCUSSION)

Bu bölümde, geliştirilen HGK denetim algoritmasının deneysel çalışmaları açıklanmaktadır. Tablo 1'de uygulaması yapılan HGK sisteminin parametreleri verilmektedir. Uygulamada, HGK öncesi ve sonrası olmak üzere çalışma iki aşamalı gerçekleştirilmektedir. Şekil 3'de HGK denetim algoritması denetim blok diyagramı verilmektedir.

Tablo 1. HGK sistem parametreleri (HVS system parameters)

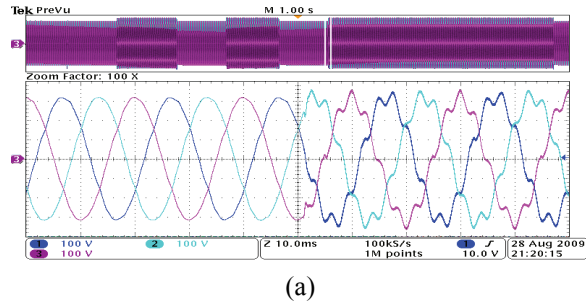
		Parametreler	Değeri
Kaynak	Gerilimi	V_{Kabc}	380 $V_{rms}/f-f$
	Frekans	f	50 Hz
DA Bara	Gerilimi	V_{DA}	537 V
	3-Fazlı diyotlu doğrultucu	I_c	75 A
	Kondansatör1	C_1	2200 μ F
	Kondansatör2	C_2	2200 μ F
Harmonik Gerilim Kaynağı	AA Hat Endüktansı	L_{Habc}	1,5 mH
	Filtre Direnci	R_{Habc}	5 Ω
	Filtre Kondansatörü	C_{Habc}	26 μ F
	Anahtarlama Frekansı	f_{pwm}	~18 kHz
	1-Fazlı Seri Transformatörler	S Oran	5,4 kVA 1/3

HGK laboratuvar düzeneğinin fotoğrafı Şekil 4'de verilmektedir. HGK deneysel düzeneğinde, denetim algoritması TI firması ürünü olan TMS320F28335 DSP yongası kullanılarak yürütülmektedir. DC bara gerilimi 537V seviyesinde iki adet seri bağlı 2200 uF kondansatör kullanılmıştır. Kaynak ve yük gerilimleri LEM LV 25P alan etkili algılayıcılarla ölçülmektedir. HGK güç katında SEMIX 101GD128Ds IGBT modülü kullanılmaktadır. Bu IGBT modülü, aşırı akım ve kısa devre koruma ve giriş-çıkış arasında elektriksel yalıtım özelliklerine sahip CONCEPT 6SD106EI IGBT sürücüsü ile anahtarlansmaktadır [17].

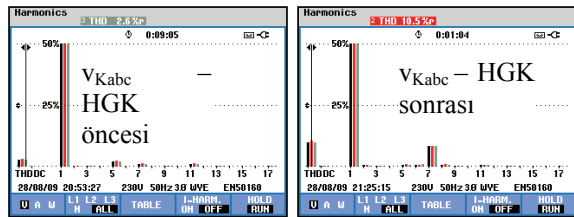


Şekil 4. HGK deneysel düzeneğin fotoğrafı (HVS experimental setup photograph)

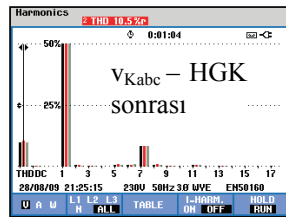
Şekil 5’de (a) kaynak gerilimleri v_{Kabc} HGK öncesi ve sonrası dalga şekilleri, (b) kaynak gerilimleri HGK öncesi harmonik dağılımı, (c) %11,3 oranında sadece 3. harmonik enjekte edilmiş kaynak gerilimleri HGK sonrası harmonik dağılımı deneysel sonuçları verilmektedir. Şekil 5 (c)’de görüldüğü gibi kaynak gerilimde mevcut olan %2,6 oranındaki harmoniklere %11,3 oranında 3. harmonik ilave edilmektedir.



(a)



(b)

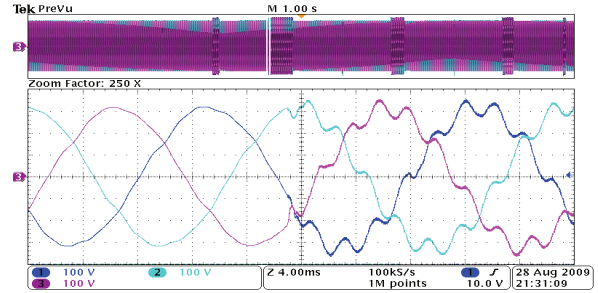


(c)

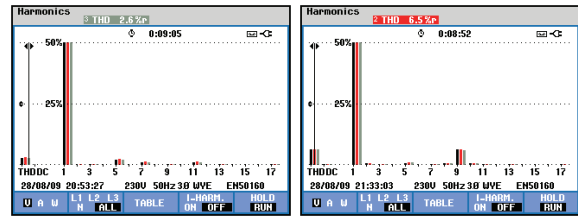
Şekil 5 (a) Kaynak gerilimleri v_{Kabc} HGK öncesi ve sonrası dalga şekilleri, (b) kaynak gerilimleri HGK öncesi harmonik dağılımı, (c) sadece 7. harmonik enjekte edilmiş kaynak gerilimleri HGK sonrası harmonik dağılımı deneysel sonuçları (a- Supply voltage waveforms before and after HVS operated, b- supply voltage harmonic spectrum before HVS operation, c- only 7. harmonic added supply voltage harmonic spectrum)

Şekil 6’da (a) kaynak gerilimleri v_{Kabc} HGK öncesi ve sonrası dalga şekilleri, (b) kaynak gerilimleri HGK öncesi harmonik dağılımı, (c) %6,5 oranında sadece 9. harmonik ilave edilmektedir.

harmonik enjekte edilmiş kaynak gerilimleri HGK sonrası harmonik dağılımı deneysel sonuçları verilmektedir. Şekil 6 (c)’de görüldüğü gibi kaynak gerilimde mevcut olan %2,6 oranındaki harmoniklere %6,5 oranında 9. harmonik ilave edilmektedir.



(a)

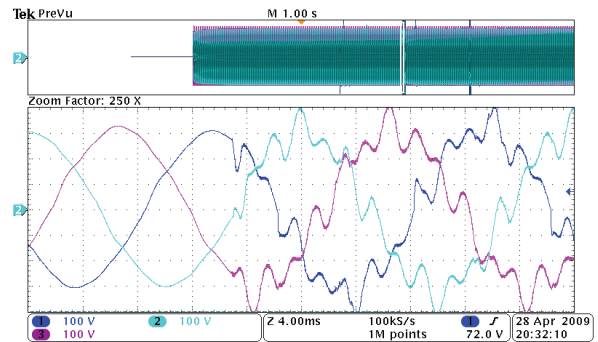


(b)

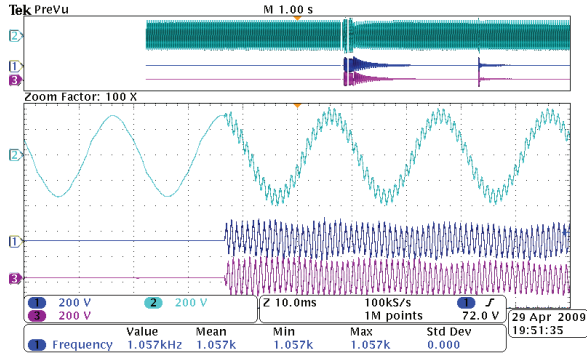
(c)

Şekil 6 (a) Kaynak gerilimleri v_{Kabc} HGK öncesi ve sonrası dalga şekilleri, (b) kaynak gerilimleri HGK öncesi harmonik dağılımı, (c) 9. harmonikler enjekte edilmiş kaynak gerilimleri HGK sonrası harmonik dağılımı deneysel sonuçları (a- Supply voltage before and after HVS operated, b- supply voltage harmonic spectrum before HVS operation, c- only 9. harmonic added supply voltage harmonic spectrum)

Şekil 7’de kaynak gerilimleri v_{Kabc} 7. ve 9. harmonikler enjekte edilmiş HGK öncesi ve sonrası dalga şekilleri ve Şekil 8’de kaynak gerilimleri v_{Kabc} 11. harmonik enjekte edilmiş HGK öncesi ve sonrası dalga şekilleri deneysel sonuçları verilmektedir.



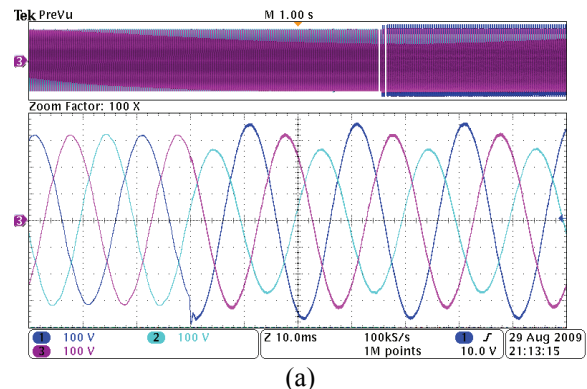
Şekil 7. Kaynak gerilimleri v_{Kabc} 7. ve 9. harmonikler enjekte edilmiş HGK öncesi ve sonrası dalga şekilleri deneysel sonuçları (Supply voltage experimental waveforms before and after HVS injected 7. and 9. harmonics)



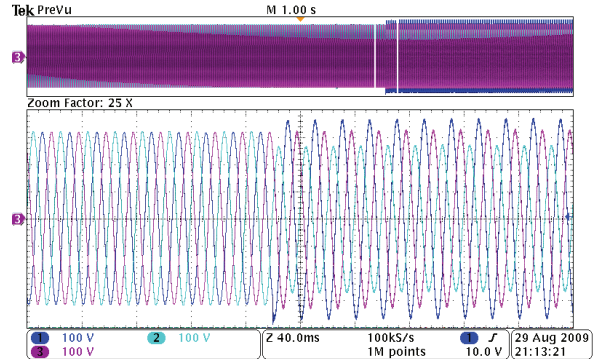
Şekil 8. Kaynak gerilimleri v_{Kabc} 11. harmonik enjekte edilmiş HGK öncesi ve sonrası dalga şekilleri deneysel sonuçları (Supply voltage experimental waveforms before and after HVS injected 11. harmonics)

HGK denetim algoritması ile kaynak gerilimlerinde dengesizliklerde oluşturulabilmektedir. Şekil 9 (a) ve (b)'de kaynak gerilimlerinde oluşturulan dengesizlikler HGK öncesi ve sonrası dalga şekilleri deneysel sonuçları verilmektedir. Şekil 9 (c) ve (d)'de görüldüğü gibi "a" fazı HGK öncesi 224,4 Vrms etkin değeri HGK sonrasında 259,1 Vrms etkin değerine yükseltilmektedir. "b" fazı HGK öncesi 224,3 Vrms etkin değeri HGK sonrasında 188,2 Vrms etkin değerine düşürülmektedir. "c" fazı HGK öncesi 225,5 Vrms etkin değeri HGK sonrasında 230,2 Vrms etkin değerine tutularak fazlar arasında dengesizlik oluşturulmaktadır. Şekil 9 (e) ve (f)'de dengesizliklerle ilgili HGK öncesi ve sonrası harmonik analizörle alınmış değerler verilmektedir.

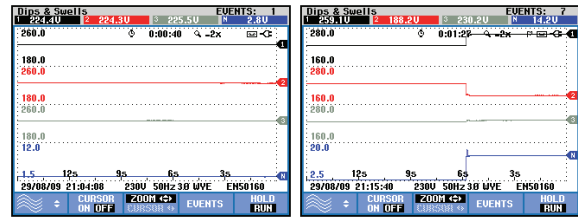
HGK denetim algoritması ile kaynak gerilimlerinde anlık gerilim çökmesi veya yükselmesi de oluşturulabilmektedir. Şekil 10 (a)'da kaynak gerilimlerinde oluşturulan gerilim çökmesi HGK öncesi ve sonrası dalga şekilleri deneysel sonuçları verilmektedir. Şekil 11 (a) ve (b)'de görüldüğü gibi "a" fazı HGK öncesi 224,4 Vrms etkin değeri HGK sonrasında 186,7 Vrms etkin değerine düşürülmektedir. "b" fazı HGK öncesi 224,3 Vrms etkin değeri HGK sonrasında 193,3 Vrms etkin değerine düşürülmektedir. "c" fazı HGK öncesi 225,5 Vrms etkin değeri HGK sonrasında 193,4 Vrms etkin değerine düşürülmekte ve 3 fazda aynı anda gerilim çökmesi oluşturulmaktadır.



(a)



(b)



(c)

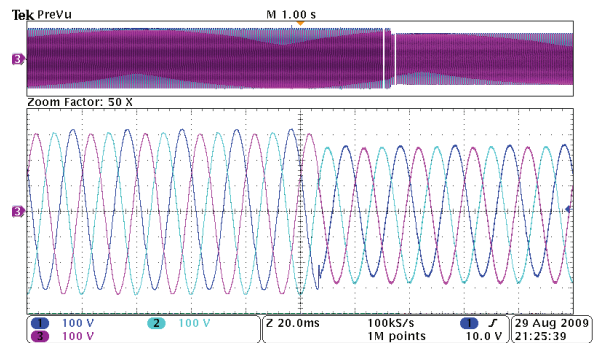
(d)

Unbalance		Unbalance	
Unbal(L2)	Unbal(L3)	Unbal(L2)	Unbal(L3)
100	108	99.7	67.2
L1	L2	L1	L2
L2	L3	L2	L3
L3	N	L3	N
N	-	N	-
Ufund	225.4	259.0	188.3
Hz	50.01	50.03	229.5
L1	L2	L1	L2
L2	L3	L2	L3
L3	N	L3	N
N	-	N	-
ØU(°)	0	-240	-120
ØR-U(°)	28	150	-93
ØR-U(°)	26	72	-112
Øfund	0.3	0.3	0.0
Øfund	0.2	1.1	0.3
Øfund	0.0	0.0	0.0

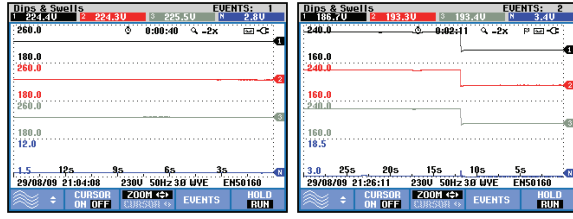
(e)

(f)

Şekil 9. (a) ve (b) kaynak gerilimlerinde oluşturulan dengesizlikler HGK öncesi ve sonrası dalga şekilleri, (c) - (f) dengesizliklerle ilgili HGK öncesi ve sonrası harmonik analizörle alınmış değerlerin deneysel sonuçları (a,b-Unbalanced supply voltage waveforms before and after HVS operated, c,f- unbalanced operation experimental results of before and after HVS operation)



Şekil 10. Kaynak gerilimlerinde oluşturulan gerilim çökmesi HGK öncesi ve sonrası dalga şekilleri deneysel sonuçları (Supply voltage sag waveforms before and after HVS operated)



(a)

(b)

Şekil 11. (a) ve (b) kaynak gerilim çökmesi ile ilgili HGK öncesi ve sonrası harmonik analizörle alınmış değerlerin deneysel sonuçları (b and c voltage sag experimental harmonic analyzer results before and after HVS operation)

5. SONUÇLARIN DEĞERLENDİRİLMESİ (CONCLUSIONS)

Bu çalışmada, genel amaçlı güç kalitesi deneysel çalışmalarında kullanılmak üzere, gerilim kaynaklı harmonik içeren güç kalitesi problemleri meydana getirmek amacıyla şebeke destekli HGK tasarımı açıklanmakta ve önerilen yeni bir denetim yöntemi ile deneysel uygulanma sonuçları verilmektedir. Gerilim kaynaklı farklı güç kalitesi problemlerinde kullanılacak (harmonikler, dengesizlik, çökme-yükselme, vb.) karmaşık matematiksel hesaplamalar gerektirmeyen oldukça basit bir denetim yöntemi önerilmektedir. Önerilen denetim yöntemi, 380 volt alçak gerilim seviyesinde 5kW'lık bir deneysel prototip ile test edilerek oldukça başarılı gerçek zamanlı uygulama çalışmaları ve fizibilite sonuçları sunulmaktadır. Sonraki çalışmalarda HGK vasıtasıyla, kaynak geriliminde daha yüksek gerilim kaynaklı harmonik ve güç kalitesi problemleri oluşturularak, birleşik güç kalite düzenleyicisi sistemi ile düzeltilme çalışmaları ve deneysel sonuçları verilmesi planlanmaktadır.

KAYNAKLAR (REFERENCES)

1. Dugan, R.C., McGranaghan, M.F., Santoso, S., Beaty, H.W., **Electrical Power Systems Quality**, Second Edition, McGraw-Hill, ISBN 0-07-138622-X, 1996.
2. Ewald F. Fuchs, Mohammad A.S. Masoum, **Power Quality in Electrical Machines and Power Systems**, Academic Press, 2008.
3. Grady, W.M.; Santoso, S., "Understanding power system harmonics", **IEEE Power Engineering Review**, Volume: 21 Issue: 11, 8- 11, Nov 2001.
4. Gyugyi, L. ve Strycula, E., "Active AC Power Filters", **IEEE Industry Applications Society Annual Meeting**, Chicago, USA, 529-535, October 1976.
5. Meşe, H., Şentürk, O.S. Hava, A.M., "Basit Yapılı 3-SSR'li Bir Şebeke Gerilim Çökmesi Üretici," **EVK 2009, III. Enerji Verimliliği ve Kalitesi Sempozyumu**, Kocaeli, 66-70, 2009.

6. Aredes, M., Heumann, K., Watanabe, E. H., "An universal active power line conditioner", **IEEE Trans. on Power Delivery**, Vol. 13, No.2, 545-551, 1998.
7. Aredes, M., **Active Power Line Conditioners**, Doktor Ing. Thesis, Technischen Universität Berlin March 1996.
8. Peng, F. Z., Ott, G. W., Adams, D. J., "Harmonic and Reactive Power Compensation on the Generalized Instantaneous Reactive Power Theory for Three-Phase Four-Wire Systems". **IEEE Trans. on Power Electronics**, Vol. 13, No. 6, 1174-1181, 1998.
9. Bhattacharya, S., Divan, D.M., Banerjee, B. "Synchronous Reference Frame Harmonic Isolator Using Series Active Filter", **Proc. 4th EPE, Florence**, Vol. 3, 30-35, 1991.
10. Bhattacharya, S., Frank, T.M., Divan, D.M., Banerjee, B. "Active filter system implementation," **IEEE Industrial Application Magazine**, 47-63, September/October 1998.
11. Bhattacharya, S., Divan, D., "Synchronous frame based controller implementation for a hybrid series active filter system", **IEEE Industry Applications Conference**, 2531-2540, 1995.
12. Marques, G.D., V. Pires F., Malinowski, M. Kazmierkowski M. "An Improved Synchronous Reference Frame Method for Active Filters" **EUROCON 2007, The International Conference on Computer as a Tool**, 2564-2569, 2007.
13. Bhattacharya, S. T., Frank M., D. Divan, M. and Banerjee, B., "Parallel active filter system implementation and design issues for utility interface of adjustable speed drive systems," **Industry Applications Conference**, 1996. Thirty-First IAS Annual Meeting, IAS '96, Conference Record of the 1996 IEEE, 1032-1039, (1996).
14. Marques, G.D., "A comparison of active power filter control methods in unbalanced and non-sinusoidal conditions", **Proceedings of the 24th Annual Conference of the IEEE, IECON Industrial Electronics Society**, Volume 1, Issue 31, vol.1, 444 - 449, 1998.
15. Kaura, V., Blasko, V., "Operation of a phase locked loop system under distorted utility conditions", **IEEE Transactions on Industry Applications**, Volume 33, Issue 1, 58 - 63, 1997.
16. Limongi, L.R., Bojoi, R., Pica, C., Profumo, F., Tenconi, A., "Analysis and Comparison of Phase Locked Loop Techniques for Grid Utility Applications", **PCC 07 Power Conversion Conference, Nagoya**, 674 - 681, 2007.
17. Kesler M., **Birleşik Güç Kalite Düzenleyicisinin Senkron Referans Yapı Tabanlı Uygulama Tasarımı ve Analizi**, Doktora tezi, Kocaeli Üniversitesi, Fen Bilimleri Enstitüsü, 2010.

