

# GÜÇ KATSAYISI DÜZELTİM DEVRELERİNDE ORTALAMA AKIM KONTROL TEKNİĞİ VE SAYISAL SİNYAL İŞLEMCİSİ KULLANARAK YENİ BİR YÖNTEMİN UYGULANMASI

**Ahmet KARAARSLAN\*** ve **İres İSKENDER\*\***

\* Endüstriyel Teknoloji Eğitimi Bölümü, Endüstriyel Sanatlar Eğitim Fakültesi, Gazi Üniversitesi, Ankara

\*\* Elektrik Elektronik Mühendisliği Bölümü, Mühendislik Fakültesi, Gazi Üniversitesi, Ankara

[akaraarslan@gazi.edu.tr](mailto:akaraarslan@gazi.edu.tr), [iresis@gazi.edu.tr](mailto:iresis@gazi.edu.tr)

(Geliş/Received: 29.04.2010; Kabul/Accepted: 11.01.2011)

## ÖZET

Bu çalışmada, giriş akım harmoniklerini yok etmek amacıyla köprüsüz güç katsayısı düzeltim devresine yeni bir kontrol tekniği yaklaşımı geliştirilmiştir. Bu yaklaşıma göre klasik yöntemlerde olduğu gibi giriş gerilimi doğrudan referans olarak kullanılmamaktadır. Bunun nedeni ise şebeke geriliminin her zaman sinüs dalgalı bir sinyal olmamasıdır. Bu yöntemde, şebeke geriliminin pozitif ve negatif durumlarına göre örnekleme devresi oluşturulmuştur. Böylece şebeke ile aynı faz ve frekansta sinüs dalga üretilerek referans giriş gerilimi elde edilmiş olmaktadır. Sinüs referans gerilimi ile istenilen güç katsayısı düzeltimi gerçekleştirilmektedir. Böylece bozuk şebeke geriliminin etkisiyle meydana gelen akım harmoniklerinin sisteme yansması önlenmektedir. Alınan örnekleme sinyalleri denetim biriminden geçirilerek sinüzoidal PWM sinyali üretilmektedir. Bu sinyaller devrede bulunan anahtarların geçitlerine iletilerek sistemin denetimi ve çalışması sağlanmaktadır. Sistem, IEC 61000-3-2 akım harmonikleri standart koşullarını başarıyla sağlamaktadır. Tasarımı, denetimi ve anahtarlama teknikleri MATLAB/Simulink ortamında Simulink blokları kullanılarak yapılmıştır. Önerilen teknik ve teorik çalışmaları laboratuvar çalışmalarından elde edilen sonuçlar ile desteklenmektedir.

**Anahtar Kelimeler:** Güç katsayısı, Köprüsüz dönüştürücü, Sayısal sinyal işlemcisi, Ortalama akım kontrolü.

## A NOVEL METHOD IN POWER FACTOR CORRECTION CIRCUITS USING AVERAGE CURRENT CONTROL TECHNIQUE AND DIGITAL SIGNAL PROCESSOR

### ABSTRACT

In this study, a new improved control technique is developed to eliminate the input current harmonics in the Bridgeless Power Factor Correction (PFC) circuit. According to this approach, input voltage is not directly used as the reference like conventional methods. This is due the fact that the input ac mains voltage is not always a sinusoidal wave. In this method, a sampling circuit is designed according to positive and negative half cycle of input voltage. Thus, a reference signal is generated in the same phase and frequency of the input ac mains voltage. The desired power factor correction is achieved using the reference sine wave. In this manner, the injection of the input current harmonics as the result of the distorted input voltage to the ac mains is prevented. Sinusoidal PWM signals are generated by the control unit based on the measured sampling data. The system is operated and controlled by applying these signals to the gates of the switches. The system satisfies the conditions of IEC 61000-3-2 current harmonics standards successfully. The design, control and switching techniques of the circuit have been carried out using Simulink blocks in MATLAB/Simulink program. The proposed method and the theoretical analysis are verified by the results of experiments carried out in the laboratory.

**Keywords:** Power factor, Bridgeless converter, Digital signal processor, Average current control.

## 1. GİRİŞ (INTRODUCTION)

Günümüzde elektrik enerjisine olan talebin hızla artması, elektrik alıcılarının çok çeşitlilik göstermesi, doğrusal olmayan yarı iletken güç elemanlarının sık kullanılması şebekeden doğrusal olmayan akımların çekilmesine dolayısıyla harmoniklerin üretilmesine yol açmaktadır. Teknolojinin hızla gelişmesi ve değişmesi sonucunda ortaya çıkan bu yeni devre ve kontrol teknikleri nedeniyle istenmeyen harmonik akım ve gerilimlerinin oluşması kaçınılmaz hale gelmiştir. Şebekenin uzak kesimlerinde veya çok yüksek derecede reaktif güç kullanılan bir hattın sonundaki kullanıcıya istenilen şebeke gerilimi gelmesi beklenmemektedir. Bu sebeplerden dolayı güç sistemlerinde elektrik enerjisinin verimliliğini artırmak, harmonik akımlarını yok etmek amacıyla pasif filtreler yaygın bir şekilde kullanılmaktadır [1, 2]. Fakat pasif filtrelerin, kaynak empedansına bağımlı olması, rezonans problemleri nedeniyle bu devrelerin yerine daha esnek, dinamik ve ayarlanabilir aktif devreler ortaya çıkmıştır [3, 4]. Pasif filtrelerde yaşanan birçok sorun aktif devreler sayesinde ortadan kalkmaktadır.

Elektrik tesislerinin işletme araçları olan transformatörler, motorlar, kaynak makineleri, flüoresan, cıva ve sodyum buharlı lambalar, anahtarlama elemanları çektikleri aktif güç yanında önemli miktarda reaktif güç çekerler. Çekilen reaktif güç kontrolsüz ve başıboş bırakıldığında, güç katsayısı o kadar düşer ki bu da dağıtım tesislerini aktif güç bakımından normal kapasitenin altında çalışmak zorunda bırakabilir. Bu suretle ekonomik olmayan bir işletme meydana geldiği gibi, enerji sıkıntısı da kendini gösterir.

Sinüzoidal besleme ve lineer elemanlardan meydana gelen enerji sistemlerinin güç kompanzasyonu bilindiği gibi basit bir inceleme ile yapılabilmektedir. Fakat besleme kaynağının sinüzoidal olmaması veya elemanların nonlineer karakterde olması durumunda güç katsayısının düzeltilmesi için harmonik bileşenlerinin göz önüne alınması gerekmektedir. Bu harmonik bileşenler devreyi besleyen kaynağı veya yükün karakterine göre akım harmonikleri ya da gerilim harmonikleri şeklinde devrelerde etkisini gösterir.

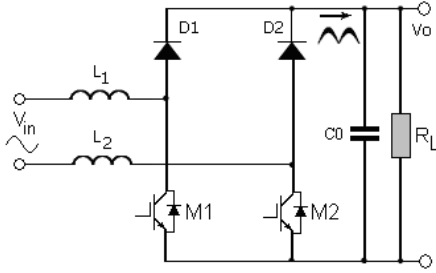
Harmonik akımların aktığı devrelerde ilave edilen kapasite değerinin artırılması ile güç katsayısının artırılması her zaman mümkün olmamaktadır. Bu sebeple böyle durumlarda aktif yöntem kullanılır. Genel olarak kullanılan güç katsayısı düzeltme devrelerinin amacı, giriş akımını rezistif yüklerde olduğu gibi

mümkün olduğunca giriş gerilimine benzetmektir. Bunun için anahtarlama teknikleri kullanılır [5]. Aktif yöntemde, güç katsayısı farklı topolojiler kullanılarak düzeltilebilir. Bu topolojiler arasında en popüler olanı Boost dönüştürücü tipidir [6, 11]. Fakat Boost tipi devre topolojisinde köprü doğrultucu kullanılması, akım geçiş yönünde kullanılan yarı iletken eleman fazlalığından dolayı genellikle tercih edilmemektedir. Bu devre topolojisi yerine köprü doğrultucuyu ortadan kaldıran köprüsüz güç katsayısı düzeltim devresi kullanılmaktadır [12].

Klasik güç katsayısı düzeltim tekniklerinde örnek olarak alınan giriş geriliminin referans olarak gösterilmesi ve bu referans olarak kullanılan gerilimin ideal olarak kabul edilmesi her zaman mümkün olmamaktadır [13,14]. Şebekenin uzak kesimlerinde veya çok yüksek derecede reaktif güç kullanılan bir hattın sonundaki kullanıcıya her zaman ideal gerilim verilememektedir. Bu da şebeke geriliminden kaynaklanacak akım harmoniklerinin ortaya çıkmasına neden olmaktadır. Bu olumsuz durumu ortadan kaldırmak için, örnek alınan giriş geriliminin pozitif ve negatif durumlarına göre (on/off) çıkış veren örnekleme devresi kullanılmıştır. Böylece işlemci tarafından örnekleme yapılma (on/off) durumlarına göre referans giriş gerilimi elde edilmiş olmaktadır. Alınan örnekleme ile istenilen güç katsayısı düzgün bir şekilde ve güvenli olarak elde edilmektedir. Klasik sistemlerde giriş gerilimindeki harmonikler giriş akımına da etki edeceği için sisteme istenmeyen harmonikler verilecektir. Bu nedenden dolayı istenmeyen güç kayıpları ortaya çıkacaktır. Bu kapsamda elektrik şebekesindeki yüklerin çektikleri akımların şebeke frekansında, saf sinüs dalgasında ve ilgili IEC harmonik standartlarında [15] belirtilen limit değerlerde olması gerekmektedir. Ancak birçok sistemde kullanılan güç elektroniği devreleri veya lineer olmayan yükler nedeniyle bu şart tam olarak sağlanamamaktadır. Bu çalışmada Köprüsüz güç katsayısı düzeltim devresinde yeni bir kontrol tekniği yaklaşımı yardımıyla son yıllarda giderek artan güç kalitesi problemlerine çözüm getirilmesi hedeflenmektedir.

## 2. KÖPRÜSÜZ GÜÇ KATSAYISI DÜZELTİM DEVRESİ TOPOLOJİSİ (BRIDGELESS POWER FACTOR CORRECTION CIRCUIT TOPOLOGY)

Köprüsüz güç katsayısı düzeltim devresi; girişte doğrultucunun ortadan kalkması, akım geçiş yönündeki yarı iletken sayısının azalması, kayıpların minimuma inmesi ve verimin artması sonucunda güç katsayısı düzeltim devrelerinde genel olarak kullanılmaktadır. Devre topolojisi Şekil 1'de görülmektedir.

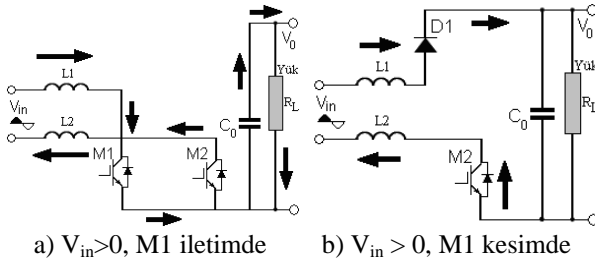


Şekil 1. Köprüsüz güç katsayısı düzeltim devresi görünümü (The scheme of Bridgeless PFC Circuit)

Devrenin analizi giriş geriliminin pozitif ve negatif sinyal durumlarına göre yapılmaktadır.

### Giriş gerilimi pozitif iken ( $V_{in} > 0$ ):

Giriş gerilimi pozitif iken devre iki ayrı durumda çalışmaktadır. Şekil 2'de IGBT'lerin kapalı durumu (Şekil 2-a) ve açık durumu (Şekil 2-b) göz önüne alınarak giriş akımı dalgacık miktarının nasıl değişim gösterdiği analizi yapılmıştır.



Şekil 2. Giriş gerilimi pozitifken anahtarların iletimlerine göre devrenin eşdeğer durumları (The equivalent circuits corresponding to conduction modes of switches for the positive half cycle of the input voltage)

$$\Delta i_L = I_{max} - I_{min}, \quad T = \frac{1}{f_{sw}}, \quad L = L_1 + L_2 \quad (1)$$

Giriş gerilimi pozitif ve M1 anahtarı kapalı konumda iken bobin akımı  $I_{min}$ 'den  $I_{max}$ 'a doğru yükselmektedir.  $0 < t < DT$ :

$$v_{in} = L \frac{di_L}{dt} \Rightarrow v_{in} = L \frac{I_{max} - I_{min}}{\Delta t} \quad (2)$$

$$v_{in} = L \frac{\Delta i_L}{DT} \Rightarrow D = L \frac{\Delta i_L}{V_{in}} f_{sw} \quad (3)$$

$$\Delta i_L = \frac{D v_{in}}{f_{sw} L} \quad (4)$$

$$C_0 \frac{dv_o}{dt} = -\frac{v_o}{R_L} \quad (5)$$

Giriş gerilimi pozitif ve M1 anahtarı açık konumda iken bobin akımı  $I_{max}$ 'den  $I_{min}$ 'a doğru azalmaktadır.

$DT < t < T$ :

$$v_{in} - v_o = L \frac{di_L}{dt} \Rightarrow v_{in} - v_o = L \frac{I_{min} - I_{max}}{\Delta t} \quad (6)$$

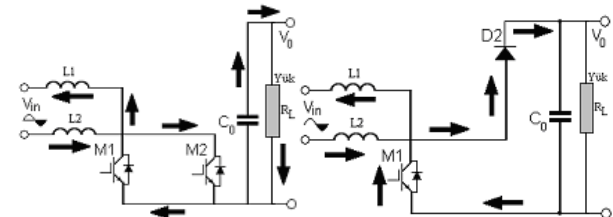
$$v_o - v_{in} = L \frac{\Delta i_L}{(1-D)T} \Rightarrow D = 1 - L \frac{\Delta i_L}{v_o - v_{in}} f_{sw} \quad (7)$$

$$\Delta i_L = \frac{(1-D)(v_o - v_{in})}{f_{sw} L} \quad (8)$$

$$C_0 \frac{dv_o}{dt} = i_L - \frac{v_o}{R_L} \quad (9)$$

### Giriş gerilimi negatif iken ( $V_{in} < 0$ ):

Giriş gerilimi negatif iken devre iki ayrı durumda çalışmaktadır. Şekil 3'te IGBT'lerin kapalı durumu (Şekil 3-a) ve açık durumu (Şekil 3-b) göz önüne alınarak giriş akımı dalgacık miktarının nasıl değişim gösterdiği analizi yapılmıştır.



Şekil 3. Giriş gerilimi negatifken anahtarların iletimlerine göre devrenin eşdeğer durumları (The equivalent circuits corresponding to conduction modes of switches for the negative half cycle of the input voltage)

Giriş gerilimi negatif durumda iken elde edilen denklemler giriş geriliminin pozitif durumunda elde edilen denklemler ile aynı olmakla birlikte gerilimin negatif ve pozitif durumlarına göre elde edilen denklemlerden köprüsüz güç katsayısı düzeltim devrelerinde bobin hesabı denklem (4, 8) ve kondansatör hesabı denklem (5, 9) dikkate alınarak aşağıda verilebilir.

$$L = \frac{v_{in(peak)min} x D_{peak}}{f_{sw} x \Delta i_L} \quad (10)$$

$$C_0 = \frac{P_o / v_o}{2\pi f_r x \Delta v_{or}} \quad (11)$$

burada  $f_r$  giriş gerilimi frekans değerini,  $\Delta v_{or}$  çıkış geriliminin hedeflenen tepe-tepe dalgalanma miktarını vermektedir.

### 3. ÖNERİLEN SİSTEMİN KONTROL TEKNİĞİ (THE CONTROL TECHNIQUE OF PROPOSED SYSTEM)

Güç katsayısı düzeltim devrelerinde kullanılan birçok kontrol tekniği ve yöntemi mevcuttur. Bu teknikler; Sınır Akım Kontrol Tekniği, Ortalama Akım Kontrol Tekniği, Histerisiz Akım Kontrol Tekniği ve Tepe Akım Kontrol Tekniği olarak verilebilir [16-20]. Şekil 4'te kontrol tekniklerinin çalışma blok diyagramları görülmektedir.

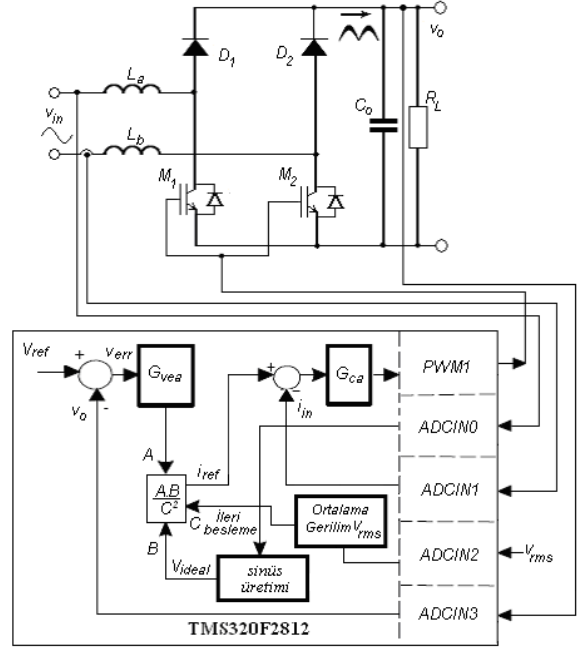
Önerilen kontrol tekniği uygulamasında Ortalama Akım Kontrol Tekniği kullanılmıştır [21]. Bu tekniğin diğer kontrol tekniklerinden üstünlükleri Tablo 1'de yer almaktadır.

**Tablo 1.** Güç katsayısı düzeltim devrelerinin kontrol tekniklerinin karşılaştırılması (The comparison of control techniques of PFC circuits)

Kontrol Tekniği	THD	Döngü Sayısı	Güç	Bobin Akımı
Tepe Akım	İyi	1	İstenilen	Sürekli ve Süreksiz
Sınır Akım	İyi	1	$\leq 150W$	Süreksiz
Ortalama Akım	Çok İyi	2	İstenilen	Sürekli ve Süreksiz
Histerisiz Akım	İyi	2	İstenilen	Sürekli ve Süreksiz

Sayısal sinyal işlemcisi ile gerçekleştirilen devrenin şebeke geriliminden, çıkış geriliminden ve giriş akımından örneklemeler alınmaktadır. Örnekleme süresi  $40\mu s$ , anahtarlama frekansı  $50kHz$ 'te çalıştırılmaktadır. Önerilen sistemin kontrol tekniğindeki yeni yaklaşıma göre şebeke gerilimindeki herhangi bir olumsuzluk durumlarında alınan örneklemenin klasik yöntemlerde olduğu gibi doğrudan kullanılmamaktadır. Şebeke geriliminin pozitif ve negatif durumlarını işlemcinin anlayacağı şekle dönüştüren örnekleme devresi yardımıyla aynı fazda ideal sinüs elde edilmektedir. Böylece şebeke ile aynı faz ve frekansta sinüzoidal dalga üreterek referans şebeke gerilimi elde edilmiş olunmaktadır. Şebekedeki olumsuz durumlardan kaynaklanacak istenmeyen akımların çekilmesi de önlenmektedir. Alınan örnek sinyaller Şekil 5'te benzetimi ve deneysel çalışması gerçekleştirilen kontrol biriminden geçirilerek sinüzoidal PWM sinyali üretilmekte, devrede bulunan IGBT'lere iletilerek sistemin kontrolü ve çalışması sağlanmaktadır. Gerilim ve akım kontrol döngülerinde kullanılan  $G_{vea}$  ve  $G_{ca}$  blokları PI kontrol yöntemini ifade etmektedir.  $G_{vea}$  kontrol bloğu ile çıkış gerilimi istenilen seviyede tutulmakta,  $G_{ca}$  kontrol bloğu ile de giriş akımı

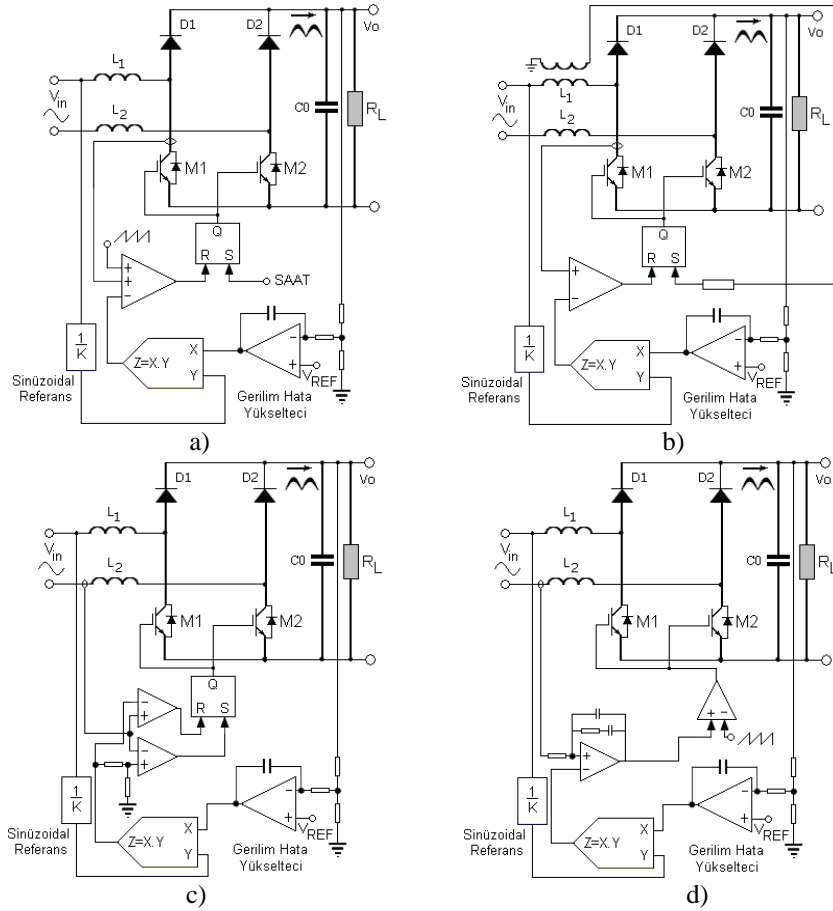
oluşturulan ideal referans akımını takip etmesi sağlanmaktadır. Ayrıca önerilen kontrol tekniğinde ileri besleme (feed-forward) işlemi için giriş geriliminin bir devir boyunca Analog olarak ortalaması hesaplanmakta ve kontrol işlemlerinde kullanılmaktadır. Böylece giriş geriliminin genliğinde oluşabilecek yükselme, düşme durumlarında devrenin güç değerinin ve tepkisinin kontrolünde daha da iyileştirilmesi sağlanmaktadır.



**Şekil 5.** Önerilen kontrol tekniği blok şeması (The block diagram of proposed control technique)

### 4. ÖNERİLEN SİSTEMİN BENZETİMİ (THE SIMULATION OF THE PROPOSED SYSTEM)

Benzetim çalışmaları Matlab/Simulink programı ile yapılmıştır. Sistem çıkış gerilimi kontrolü, klasik kontrol tekniği ve önerilen kontrol tekniğinden yararlanılarak üç farklı şekilde test işlemi gerçekleştirilmiştir. Çıkış gerilimi kontrolü tekniğinde devre üzerinde güç katsayısı düzeltimi gerçekleştirilmeden sadece çıkış gerilimi kontrolü yapılmakta, klasik kontrol tekniğinde ise sistemin hem çıkış gerilimi hem de güç katsayısı düzeltimi gerçekleştirilerek kontrol için kullanılan şebeke gerilimi doğrudan kullanılmakta ve sisteme gerilimden kaynaklanan harmonik bileşenlerinin etkisi incelenmektedir. Önerilen kontrol tekniğinde ise giriş gerilimi doğrudan kullanılmamakta mikroişlemci vasıtası ile aynı faz ve frekansta ideal referans gerilimi elde edilerek kontrol döngülerinde kullanılmaktadır. Benzetim çalışmasında test işlemleri gerçekleştirilen tekniklerde ortalama akım kontrol tekniğinden



**Şekil 4.** Kontrol teknikleri blok diyagramları (Block diagrams of control techniques) a) Tepe Akım Kontrol Tekniği (Peak current control technique), b) Sınır Akım Kontrol Tekniği (Boundary current control technique), c) Histerisiz Akım Kontrol Tekniği (Hysteresis current control technique), d) Ortalama Akım Kontrol Tekniği (Average current control technique)

yararlanılarak gerilim ve akım kontrol döngülerinde PI kontrol yöntemi kullanılmıştır. Benzetim çalışmalarında uygulanan giriş gerilimine IEC 61000-2-2 gerilim harmonik limit değerlerinin tamamı eklenerek (THD=%10.8) önerilen devre test edilmiştir. Benzetim çalışmasında kullanılan parametre değerleri Tablo 2’de gösterilmektedir.

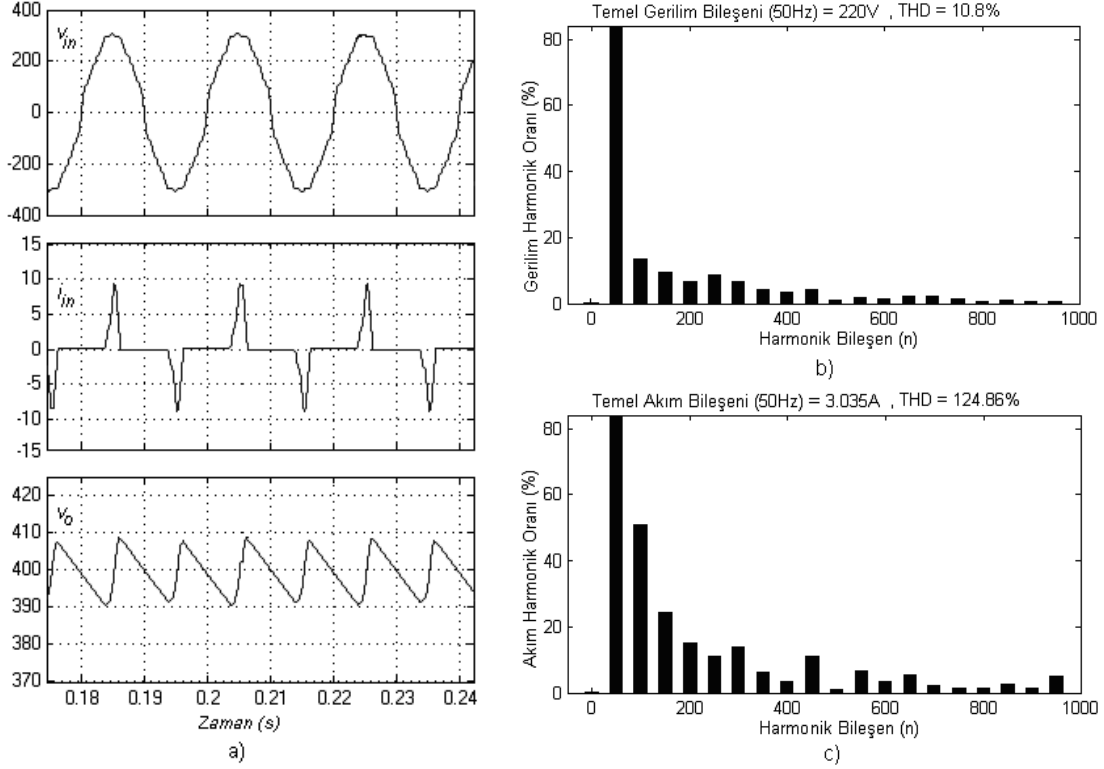
**Tablo 2.** Matlab/Simulink programında kullanılan benzetim parametreleri (Simulation parameters of Matlab/Simulink program)

$P_0$	600 W
$V_0$	400 V
$V_{in}$	220 $V_{rms}$ /50 Hz
$f_s$	50 kHz
$L_1, L_2$	2 mH
$C_0$	500 $\mu F$

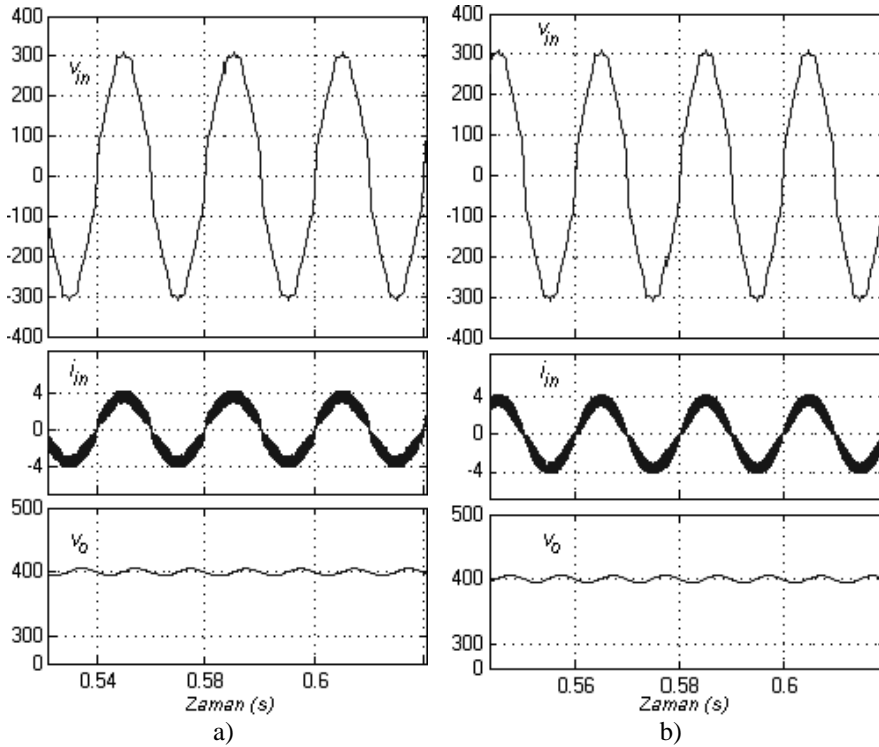
Önerilen kontrol tekniği kullanmadan sadece çıkış gerilimi kontrolü yapılarak giriş gerilimi ve akımı, çıkış gerilimi dalga şekilleri Şekil 6’da

gösterilmektedir. Giriş geriliminin standartlarda belirtilen maksimum sınır değerlerindeki toplam harmonik bozulumu (THD) %10.8 olarak ayarlanarak Şekil 6-b’de verilmiştir. Şekil 6-c’de giriş akımının harmonik bileşenleri analiz sonuçlarından anlaşılacağı üzere giriş akımı THD’ si %124.86 olarak elde edilmiştir. Anahtarlamalı devrelerde sadece gerilim kontrolü kullanıldığında sisteme yüksek miktarda harmonik basılmaktadır. Bu da şebekeye ve şebekede kullanılan devre elemanlarına büyük zarar vermektedir.

Klasik kontrol tekniği ve önerilen kontrol tekniği Matlab/Simulink programında çalıştırıldığında giriş gerilimi, giriş akımı ve çıkış gerilimi sinyalleri Şekil 7’de gözlenmektedir. Şekil 7-a’da giriş akımındaki bozulmanın nedeni giriş gerilimindeki harmoniklerin yansımından kaynaklanmaktadır. Şekil 7-b’de görülen giriş akımında giriş geriliminin harmonikleri yansımakta ve akım sinyali sinüs formunda gözlenmektedir.

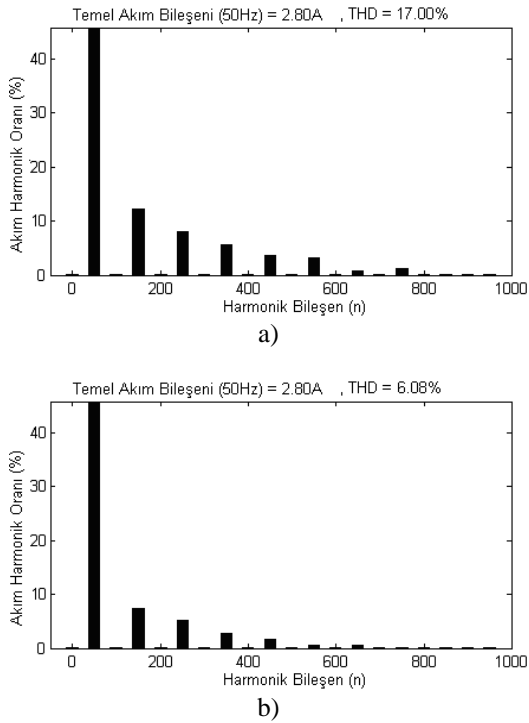


**Şekil 6.** Güç katsayısı düzeltimi yapılmadan çıkış gerilimi kontrolü ile elde edilen dalga şekilleri ve akım harmonik bileşenleri analizi (Waveforms for the case when the output voltage is under control and is kept constant without power factor correction, and analysis of voltage and current harmonic components)



**Şekil 7.** Klasik ve önerilen kontrol tekniği kullanılarak elde edilen sinyaller (The waveforms of the conventional and proposed control technique) a) Klasik kontrol tekniği (Conventional control technique) b) Önerilen kontrol tekniği (Proposed control technique)

Klasik kontrol tekniği ve önerilen kontrol teknikleri için akım harmonikleri analizi yapılmıştır. Bu analizler Şekil 8’de verilmektedir.



**Şekil 8.** Giriş akımının THD değerleri (THD values of input current) a- Klasik sistemin giriş akımının harmonik bileşenleri analizi (Analysis of input current harmonic components of the conventional system) b- Önerilen sistemin giriş akımının harmonik bileşenleri analizi (Analysis of input current harmonic components of the proposed control method)

Şekil 8-a’ da görüldüğü üzere klasik kontrol ile elde edilen giriş akım toplam harmonik bozulumu %17 iken Şekil 8-b’de önerilen kontrol tekniğinde giriş akım toplam harmonik bozulumu %6.08 seviyelerinde kalmıştır. Klasik kontrol tekniği ve önerilen kontrol tekniği kullanılarak elde edilen güç katsayısı değeri 0.993’ dur. Elde edilen güç katsayısı değerleri her iki kontrol tekniğinde de benzerlik göstermektedir. Önerilen kontrol tekniği sistemin THD değerini düzenlemektedir. Elde edilen akım THD değerlerinden önerilen sistem klasik tekniklere göre daha üstün durumdadır. Benzetim sonuçlarından anlaşılacağı üzere önerilen sistemin geçerliliği ispatlanmaktadır. Şebekeden kaynaklanan giriş gerilim bozulmaları klasik tekniklerle yapılan kontrol işlemlerinde giriş akımına yansımaktadır. Bunu önlemek için giriş gerilimi ile aynı fazda referans sinüs sinyali üretmek ve sayısal sinyal işlemcisinin yazılımında gerçekleştirilen programlama işlemlerinde elde edilen referans sinyali kullanmak gerekmektedir. Böylece gerilim harmoniklerinin

akıma yansıması önlenecektir. Önerilen sistemin IEC 61000-3-2 akım harmonikleri limit değerleri Tablo 3’te gösterilmektedir. Benzetimi ve deneysel çalışması yapılan devre Sınıf-D yapısına girmektedir.

**Tablo 3.** EN 61000 3-2 akım harmonikleri limiti (IEC 61000-3-2 current harmonics limit)

Harmonik [n]	Sınıf A [A]	Sınıf B [A]	Sınıf C [%]	Sınıf D [mA/W]
<b>Tek Harmonikler</b>				
3	2,3	3,45	30xλ	3,4
5	1,14	1,71	10	1,9
7	0,77	1,155	7	1,0
9	0,40	0,60	5	0,5
11	0,33	0,495	3	0,35
13	0,21	0,315	3	3,85/13
15≤n≤39	0,15x15/n	0,225x15/n	3	3,85/n
<b>Çift Harmonikler</b>				
2	1,08	1,62	2	-
4	0,43	0,645	-	-
6	0,30	0,45	-	-
8≤n≤40	0,23x8/n	0,345x8/n	-	-

Benzetim çalışmaları gerçekleştirilen devre farklı harmonik değerlere sahip giriş gerilimi uygulanarak test edilmiştir. Giriş geriliminin farklı harmonik bileşenleri ile elde edilen akım THD değerleri kontrol tekniklerine göre Tablo 4’ te karşılaştırmalı olarak verilmektedir.

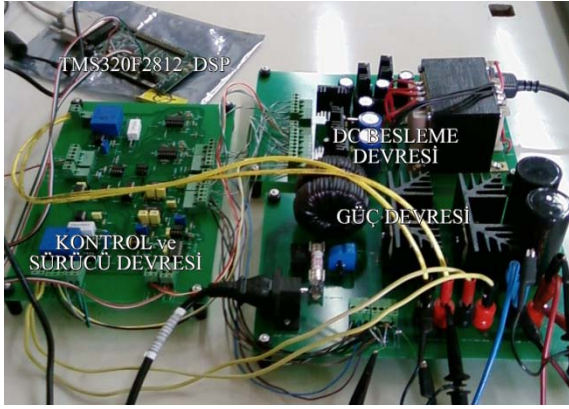
**Tablo 4.** Farklı giriş gerilimi THD değerlerine göre kontrol tekniklerinin akım THD değerleri (Input current THD values of control techniques for different THD values of input voltage)

Giriş Gerilimi 220V <sub>rms</sub> [THD%]	Çıkış Gerilimi Kontrolü Tekniği	Klasik Kontrol Tekniği	Önerilen Kontrol Tekniği
	Giriş Akımı [THD%]	Giriş Akımı [THD%]	Giriş Akımı [THD%]
3,5	40,46	5,50	4,77
4,6	53,18	7,24	4,85
5,2	60,11	8,18	5,63
6,7	77,45	10,54	5,82
7,8	90,17	12,27	5,97
8,3	95,95	13,06	5,99
9,1	105,20	14,32	6,04
10,8	124,86	17,00	6,08

## 5. DENEYSEL SONUÇLAR (EXPERIMENTAL RESULTS)

Önerilen kontrol tekniği Köprüsüz güç katsayısı düzeltim devresinde deneysel ortamda uygulanmıştır. Bu teknik ortalama akım kontrol tekniğinden

yararlanılarak sistemin sürekli iletim modunda çalışma durumuna göre yazılımı gerçekleştirilmiştir. Sistemin kontrolü TMS320F2812 DSP sayısal sinyal işlemcisi kullanılarak yapılmıştır. DSP Analog dijital çevircisine dört adet örnekleme sinyali uygulanmaktadır. Bu sinyaller LEM firmasının üretmiş olduğu gerilim örnekleme LEM'i LV25-P serisi, akım örnekleme LEM'i ise LTS25-NP serisidir. Sayısal sinyal işlemcisinin ADC yazmaçlarına aktarılan örnekleme sinyallerine istenilen kontrol tekniği uygulanmakta ve güç devresinin IGBT anahtarlarının geçitlerine sinüzoidal PWM sinyali verilerek kontrol sağlanmaktadır. Önerilen sistemin deney düzeneği Şekil 9'da verilmektedir.



Şekil 9. Köprüsüz güç katsayısı düzeltim devresi deney düzeneği (Experimental set of Bridgeless power factor correction circuit)

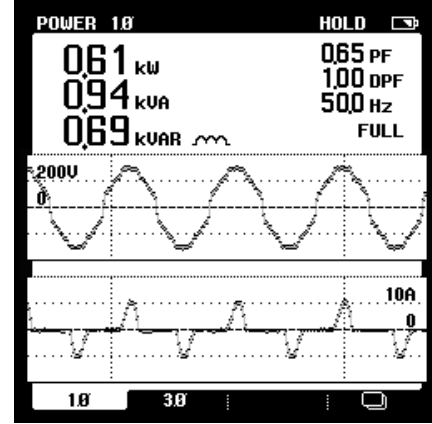
Deney düzeneğinde kullanılan elemanlar ve parametre değerleri Tablo 5'te yer almaktadır.

Tablo 5. Devre parametreleri (Circuit parameters)

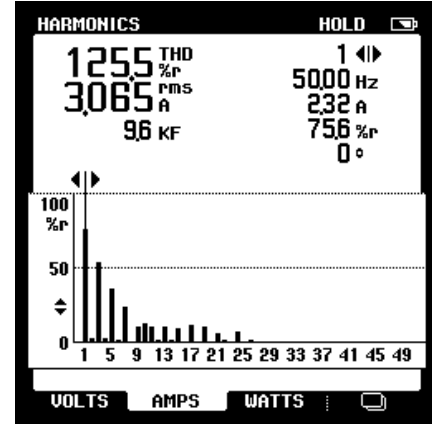
Malzeme ve Parametre	Açıklama
$L_1, L_2$	2 mH
$f_s$	50 kHz
IGBT'ler - $M_1$ ve $M_2$	2 IXYS IXGH24N60-CD1
$D_1$ ve $D_2$	2 IXYS DSEI6012A
$C_0$	500 $\mu$ F
P	600 W
$V_{in}$	220 $V_{rms}/50$ Hz
$V_0$	400 V

Deney seti üzerinde yapılan çalışmalarda 400V çıkış gerilimi ile önerilen sistemin kontrolü gerçekleştirilmiştir. Deneysel çalışmalarda uygulanan giriş gerilimine IEC 61000-2-2 gerilim harmonik limit değerlerinin tamamı eklenmiştir (THD=%10,8). Oluşturulan devrede önerilen kontrol tekniği kullanmadan sadece çıkış gerilim kontrolü yapıldığında şebekeye aşırı miktarda harmonik basılmaktadır. Bunu Şekil 10'da verilen güç analizörü ekran görüntülerinden güç katsayısının 0,65 ve

THD'nin ise %125,5 olarak elde edilmesinden anlaşılmaktadır. Düşük güç katsayısı ve yüksek THD nedeniyle sisteme büyük miktarda harmonik basıldığı gözlenmektedir.



a)

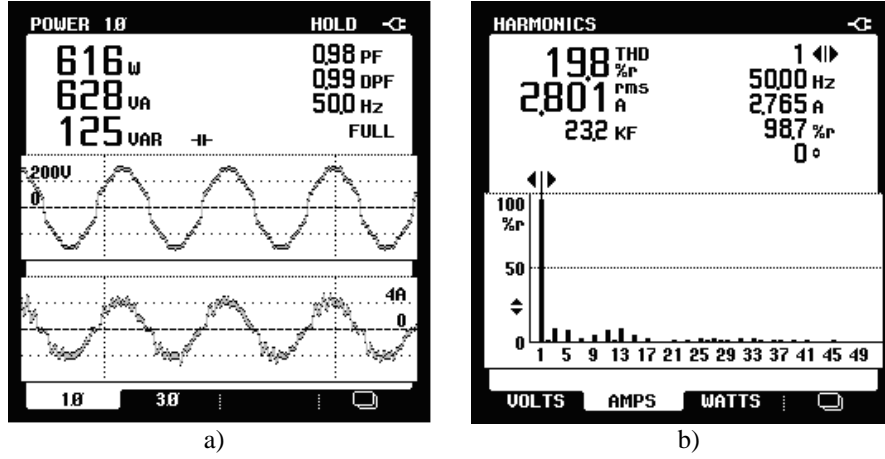


b)

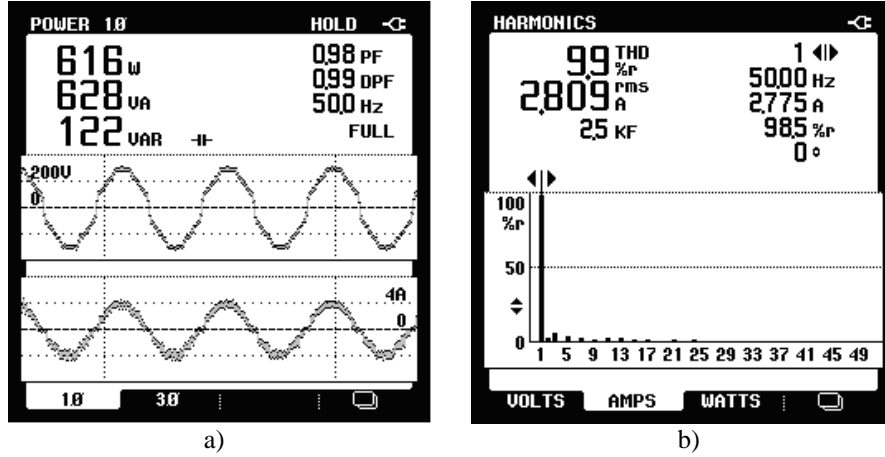
Şekil 10. Güç katsayısı düzeltimi yapılmadan elde edilen güç katsayısı ve THD değerleri (Values of power factor and THD without power factor correction)

Klasik ve önerilen kontrol tekniği kullanılarak giriş gerilimi, giriş akımı sinyal görüntüleri ile güç katsayısı ve THD değerleri Şekil 11 ve Şekil 12'de verilmiştir. Güç analizörü ekran görüntülerinden güç katsayısının 0,98 ve giriş akımının THD değerinin ise %19,8 ve %9,9 olduğu görülmektedir. Klasik kontrol tekniği ile elde edilen giriş akımı toplam harmonik bozulumundan sisteme yüksek miktarda harmonik basıldığı görülmektedir. Bu veriler dikkate alındığında önerilen devrenin istenilen şekilde çalıştığı anlaşılmaktadır. IEC 61000-3-2 akım harmonikleri standardına göre devreden elde edilen akım harmonik sonuçları kıyaslanmıştır. Tablo 6'da EN 61000-3-2 akım harmonik standartları sınır değerleri ve deney sonuçları verilmiştir. Elde edilen sonuçlar doğrultusunda yüksek güç katsayısı ve düşük THD nedeniyle şebekeye harmonik basılmadığı ispatlanmaktadır.





Şekil 11. Klasik kontrol tekniđi kullanılarak giriş gerilim ve akım sinyalleri, güç katsayısı ve THD değerleri ( input voltage and current waveforms, values of power factor and THD using conventional control technique)



Şekil 12. Önerilen kontrol tekniđi kullanılarak giriş gerilim ve akım sinyalleri, güç katsayısı ve THD değerleri ( input voltage and current waveforms, values of power factor and THD using proposed control technique)

**Tablo 6.** EN 61000-3-2 akım harmonik standartları ve deney sonuçları (The values of the current harmonics of EN-61000-3-2 standard and the experimental results)

Harmonikler (n)	CLASS D (mA/W)	P=600W (A)	Deneysel Sonuçlar (A)	
			Önerilen	Klasik
3	3,40	2,04	1,81	2,02
5	1,90	1,14	0,92	1,91
7	1,00	0,6	0,50	0,62
9	0,50	0,3	0,10	1,05
11	0,35	0,21	0,18	1,96
13	3,85/13	0,177	0,15	2,03
$15 \leq n \leq 39$	3,85/n			

## 6. SONUÇLAR VE TARTIŞMA (RESULTS AND DISCUSSION)

Bu çalışmada, şebekede lineer olmayan yüklerden ve sistemdeki anahtarlama elemanlarından kaynaklanan gerilim bozulmalarından dolayı akımda harmonikler

oluşturmaktadır. Bu problem genel olarak literatürde yer alan güç katsayısı düzeltim devrelerinde şebeke gerilimi ideal sinüs olarak alınmakta, çekilen akım da bu gerilime göre elde edilmektedir. Fakat şebekede yer alan son kullanıcılardaki gerilim saf sinüs olmamakla birlikte harmonikler içerebilmektedir.

Klasik yöntemlerde kullanılan şebeke gerilimi doğrudan kullanıldığı için sistemde mevcut gerilim harmonikleri kontrole büyük ölçüde etki etmektedir. Çekilen akım şebeke geriliminden etkilendiğinden dolayı THD değeri yüksek olmaktadır. Bu çalışma ile oluşan bu problem dikkate alınarak çözüm sağlanmıştır. Şebeke geriliminin pozitif ve negatif durumlarına göre örnekleme devresi oluşturularak aynı fazda ve frekansta referans sinüs gerilim oluşturulmaktadır. Böylece çekilecek akımın giriş gerilimindeki olumsuz etkilerden kurtarılmış olmaktadır. IEC 61000-3-2 standart gereksinimleri incelenmiş olup benzetim ve deney çalışmaları birbirini destekler niteliktedir. Önerilen kontrol tekniğinin sistemdeki güç katsayısını iyileştirdiği ve mevcut toplam akım harmonik bozulmasını büyük ölçüde düşürdüğü ispatlanmıştır. Bu çalışma ile çeşitli güç kalitesi problemlerinin çözümünde ve üzerinde çalışılan metotların benzetimi ve deneysel çalışmaları sayesinde yurt içi ve yurt dışında yapılan çalışmalar ve karşılaşılan problemlerin çözümüne katkı sağlayacaktır.

## 7. TEŞEKKÜR (ACKNOWLEDGEMENT)

Bu çalışma TÜBİTAK tarafından desteklenmiştir. Verilen destekten dolayı kuruma teşekkürü bir borç biliriz.

## SEMBOLLER (NOMENCLATURES)

<i>ADC</i>	Analog sayısal çevirici
<i>D</i>	Anahtarlama oranı
<i>DSP</i>	Sayısal sinyal işlemcisi
$f_{sw}$	Anahtarlama frekansı (Hz)
$G_{vea}$	Çıkış gerilimi kontrol bloğu
$G_{ca}$	Giriş akımı kontrol bloğu
<i>IEC</i>	International Electro Technical Commission Standartları
<i>PF</i>	Güç katsayısı
<i>PFC</i>	Güç katsayısı düzeltimi
<i>PI</i>	Oransal-entegral
<i>PWM</i>	Darbe genişlik modülasyonu - Pulse Width Modulation
<i>T</i>	PWM sinyalinin Periyodu
<i>THD</i>	Toplam harmonik bozulumu

## KAYNAKLAR (REFERENCES)

- Bhattacharya, S., Po-Tai Cheng, Divan, D.M., "Hybrid Solutions for Improving Passive Filter Performance In High Power Applications", **IEEE Transactions on Industry Applications**, Volume 33, Issue 3, 732 – 747, May-June 1997.
- Alexa, D., "Combined Filtering System Consisting of Passive Filter with Capacitors In Parallel with Diodes and Low-Power Inverter", **IEE Proceedings Electric Power Applications**, Volume 146, Issue 1, 88 – 94, Jan. 1999.
- Chen, Z., Blaabjerg, F., Pedersen, J.K., "A study of parallel operations of active and passive filters", **Power Electronics Specialists Conference IEEE 33rd Annual**, Volume 2, 1021 – 1026, 23-27 June 2002.
- Rivas, D., Moran, L., Dixon, J.W., Espinoza, J.R., "Improving Passive Filter Compensation Performance with Active Techniques", **IEEE Transactions on Industrial Electronics**, Volume 50, Issue 1, 161 – 170, Feb. 2003.
- De Melo Bento, A.A., da Silva, E.R.C., "Hybrid One-Cycle Controller for Boost PFC Rectifier", **IEEE Transactions on Industry Applications**, Volume 45, Issue 1, 268 – 277, Jan.-Feb. 2009.
- Salmon, J.C., "Circuit Topologies for Single-Phase Voltage-Doubler Boost Rectifiers", **IEEE Transactions on Power Electronics**, Volume 8, Issue 4, 521 – 529, Oct. 1993.
- R. Redl, L. Balogh, and N. O. Sokal, "A new family of single-stage isolated power-factor correctors with fast regulation of the output voltage", **IEEE Power Elect. in Proc. PESC'94**, 1137-1144, 1994
- Y. Jiang and F. C. Lee, "Single-stage single-phase parallel power factor correction scheme", **IEEE Power Elect. in Proc. PESC**, 1145-1151, 1994.
- A. H. Mitwalli, S. B. Leeb, G. C. Verghese, and V. J. Thottuvelil, "An adaptive digital controller for a unity power factor converter", **IEEE Trans. Power Electron.**, volume 11, 374-382, Mar. 1996.
- J.-H. Kim, D.-Y. Yung, S. H. Park, C. Y. Won, Y.-C. Jung and S.-W. Lee, "High efficiency soft-switching boost converter using a single switch", **J. Power Electron.**, Volume 9, No 6, 929-939, 2009.
- Jang, Y., Jovanovic, M.M., Dillman, D.L., "Soft-Switched PFC Boost Rectifier with Integrated ZVS Two-Switch Forward Converter", **IEEE Transactions on Power Electronics**, Volume 21, Issue 6, 1600 – 1606, Nov. 2006.
- Huber, L.; Yungtaek J., Jovanovic, M.M., "Performance Evaluation of Bridgeless PFC Boost Rectifiers", **IEEE Transactions on Power Electronics**, Volume 23, Issue 3, 1381 – 1390, May 2008.

13. Gusseme, K. D., Van de Sype, M., Van den Bossche, A.P.M., Melkebeek, J.A., "Input-Current Distortion of CCM Boost PFC Converters Operated in DCM", **IEEE Transactions on Industrial Electronics**, Volume 54, Issue 2, 858 – 865, April 2007.
14. Spiazzi, C., Mattavelli, P., Rossetto, L., "Power Factor Pre-regulators with Improved Dynamic Response", **IEEE Transactions on Power Electronics**, Volume 12, Issue 2, 343 – 349, March 1997.
15. Electromagnetic Compatibility, "Limits for Harmonic Current Emissions (Equipment Input Current  $\leq 16A$  Per Phase)", **EN 61000-3-2 current harmonic standard**, Part 3, Section 2.
16. H. M. Kojabadi, B. Yu, I. A. Gadoura, L. Chang, and M. Ghribi, "A novel DSP-based current-controlled PWM strategy for single phase grid connected inverters", **IEEE Trans. Power Electron.**, Volume 21, No. 4, 985–993, Jul. 2006.
17. L. Dixon, "Average current mode control of switching power supplies," in **Proc. Unitrode Power Supply Design Sem.**, 1990.
18. A. Karaarslan, I. İskender, "The Comparison of Average and Hysteresis Current Mode Control Technique of Single-Phase Boost Power Factor Correction Converter", **6th International Conference on Technical and Physical Problems of Power Engineering**, Volume 1, 470-475, 2010.
19. S. S. Hsu, A. Brown, L. Rensink, and R. D. Middlebrook, "Modeling and analysis of switching dc-to-dc converters in constant-frequency current programmed mode", in **Proc. IEEE PESC'79 Conf.**, 284–301, 1979.
20. Klein, J., Nalbant, M. K., "Power Factor Correction - Incentives, Standards and Techniques", **PCIM Conf. Proc.**, 26-31. May 1990.
21. A. Karaarslan, I. İskender, "Pure Sinusoidal Input Voltage Based Bridgeless PFC Converter Using TMS320F2812 Digital Signal Processor", **6th International Conference on Electrical and Electronics Engineering Conf.**, Volume 1, 234-238, November 2009.

